

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	7/30			
	1/41	B		
	5/92			
			H 0 4 N 7/ 133	Z
			5/ 92	H
審査請求 未請求 請求項の数3 O L (全 7 頁) 最終頁に続く				

(21) 出願番号 特願平6-169368

(22) 出願日 平成6年(1994)7月21日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 楠 誠

埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷工場内

(72) 発明者 中村 和弘

埼玉県深谷市幡羅町1丁目9番2号 株式
会社東芝深谷工場内

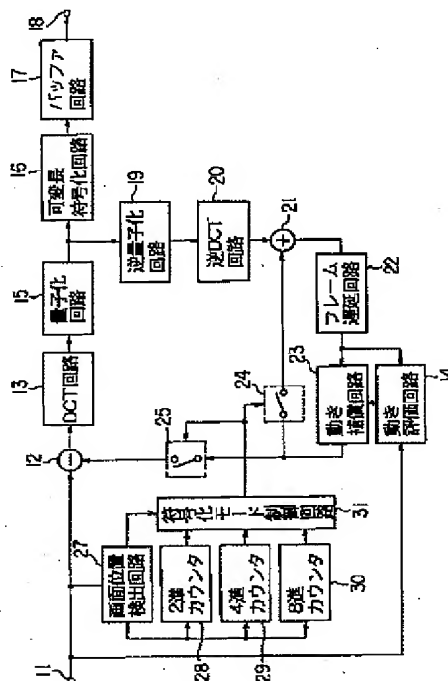
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 画像圧縮符号化装置

(57) 【要約】

【目的】 この発明は、復号装置側の電源投入時やシーンの変換時等に画面のセットアップ時間を短縮することができるとともに、リフレッシュ周期を短くして伝送誤りに対する耐性を高めても全体の符号化効率を劣化させることのない画像圧縮符号化装置を提供することを目的としている。

【構成】 画像信号に対して、フレーム内の情報を用いてフレーム内符号化処理を施す第1のモードと、フレーム間の差分情報を用いてフレーム間符号化処理を施す第2のモードとを選択的に実行する画像圧縮符号化装置において、フレームを複数の領域に分割し、この分割された各領域毎に、第1のモードと第2のモードとを互いに異なる周期で繰り返し実行させるようにしたものである。



【特許請求の範囲】

【請求項1】 画像信号に対して、フレーム内の情報を用いてフレーム内符号化処理を施す第1のモードと、フレーム間の差分情報を用いてフレーム間符号化処理を施す第2のモードとを選択的に実行する画像圧縮符号化装置において、前記フレームを複数の領域に分割し、この分割された各領域毎に、前記第1のモードと第2のモードとを互いに異なる周期で繰り返し実行することとを特徴とする画像圧縮符号化装置。

【請求項2】 前記フレームは、中央部分と周辺部分とに分割され、中央部分で前記第1のモードが実行される周期を、周辺部分で前記第1のモードが実行される周期よりも短くしてなることを特徴とする請求項1記載の画像圧縮符号化装置。

【請求項3】 前記フレームを分割した各領域で、前記第1のモードが同時に実行されないようにしてなることを特徴とする請求項1または2記載の画像圧縮符号化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、デジタル化された画像信号に対して、フレーム内符号化処理とフレーム間符号化処理とを組み合わせた帯域圧縮符号化を行なう画像圧縮符号化装置の改良に関する。

【0002】

【従来の技術】 周知のように、画像信号をデジタル化して伝送したり記録媒体に記録するにあたっては、情報量を少なくするために従来より様々な帯域圧縮方式が考えられてきている。例えば蓄積メディア用動画圧縮規格としては、MPEG (Moving Picture Experts Group) が定められているが、これによれば、時間軸方向の冗長度を低くするためにフレーム間予測符号化と動き補償との組み合わせが用いられ、また、空間軸方向の冗長度を低くするためにDCT (離散コサイン変換) 処理が利用されている。

【0003】 図4は、このようなMPEG規格による帯域圧縮方式を実現するための、従来の画像圧縮符号化装置を示している。すなわち、符号11は、デジタル化された画像信号が供給される入力端子である。この入力端子11に供給された画像信号は、減算回路12を介してDCT回路13に供給されるとともに、動き評価回路14に供給されている。このうち、DCT回路13は、減算回路12から出力される画像信号を、水平方向8画素×垂直方向8画素でなる64画素を1ブロックとして取り込み、ブロック単位で画素配列を時間軸領域から周波数領域に変換し、その変換係数を量子化回路15に出力している。

【0004】 そして、この量子化回路15は、後述する符号化モードに応じて符号量が一定の範囲内に収まるように、入力された変換係数を量子化処理するもので、量

子化処理後の係数値をブロック毎に低周波領域から高周波領域に向けて順次ジグザグ・スキャンし、可変長符号化回路16に出力している。この可変長符号化回路16は、先行するゼロ係数の個数と非ゼロ係数の値とをまとめて可変長符号化処理している。その後、可変長符号化回路16から出力されるデータは可変レートであるため、符号蓄積用のバッファ回路17に供給されて固定レートのデータに変換されて、出力端子18から取り出される。

【0005】 また、上記量子化回路15の出力は、逆量子化回路19に供給されて逆量子化された後、逆DCT回路20に供給されて元の時間軸領域の画像信号に再生される。この逆DCT回路20から出力された再生画像信号は、加算回路21を介してフレーム遅延回路22に供給されて1フレーム遅延された後、動き補償回路23と上記動き評価回路14とにそれぞれ供給される。このうち、動き評価回路14は、入力端子11に入力された画像信号とフレーム遅延回路22から出力される1フレーム前の再生画像信号とに基づいて動き量を検出し、検出された動き量を動きベクトル量として動き補償回路23に出力している。

【0006】 この動き補償回路23は、フレーム遅延回路22から出力される1フレーム前の再生画像信号に対し、動き評価回路14から出力される動きベクトル量に基づいて動き補償した画像信号を出力している。そして、この動き補償回路23から出力される画像信号は、スイッチ24、25がオン状態のときに上記加算回路21及び減算回路12にそれぞれ供給される。これらスイッチ24、25は、符号化モードに応じて入力端子26に供給される切換信号に基づいて、フレーム内符号化モードのとき共にオフ状態に切換制御され、フレーム間予測符号化モードのとき共にオン状態に切換制御される。

【0007】 ここで、上述した画像圧縮符号化装置の動作について説明する。画像信号の符号化モードには、フレーム内符号化モードとフレーム間予測符号化モードとがある。フレーム内符号化モードとは、入力端子11に供給された画像信号のみを用いた符号化処理であり、フレーム間予測符号化モードとは、入力端子11に供給された画像信号と以前の再生画像信号との差分を符号化処理するものである。

【0008】 まず、フレーム内符号化処理について説明する。このフレーム内符号化処理時には、スイッチ24、25は共にオフ状態に制御される。そして、入力端子11に供給された画像信号は、DCT回路13で時間軸領域から周波数領域に変換され、量子化回路14で量子化処理された後、可変長符号化回路16で可変長符号化処理され、バッファ回路17で固定レートのデータに変換されて、出力端子18から取り出される。

【0009】 なお、量子化回路15の出力は、逆量子化回路19及び逆DCT回路20で元の時間軸領域の信号

に戻され、フレーム遅延回路22で遅延された後、動き補償回路23と動き評価回路14とにそれぞれ供給されることにより、動き補償回路23からは動き補償された画像信号が出力されるが、スイッチ24、25が共にオフ状態のため動き補償された画像信号は利用されず、結局、入力端子11に供給された画像信号がそのまま可変長符号化されることになる。

【0010】一方、フレーム間予測符号化処理時には、スイッチ24、25は共にオン状態に制御される。このため、動き補償回路23から出力される動き補償された1フレーム前の再生画像信号が減算回路12に供給され、入力端子11に供給された画像信号との差分が算出される。そして、この減算回路12から出力される差分信号が、DCT回路13で時間軸領域から周波数領域に変換された後、量子化回路14で量子化処理される。

【0011】また、量子化回路15の出力が、逆量子化回路19及び逆DCT回路20で元の時間軸領域の差分信号に戻され、加算回路21により、動き補償回路23から出力される動き補償された1フレーム前の再生画像信号と加算されることによって、入力端子11に供給された画像信号が生成されてフレーム遅延回路22に供給され、以下、動き補償回路23による動き補償処理に供される。このように、フレーム間予測符号化処理では、動き補償回路23から出力される動き補償された1フレーム前の再生画像信号と、入力端子11に供給された画像信号との差分信号が符号化処理されるため、動画像のようにフレーム間の相関が強い場合には、フレーム内符号化に比べて符号化効率を向上させることができる。

【0012】次に、上記MPEG規格における画面タイプについて説明する。すなわち、MPEGでは、図5に示すように、複数フレームの動画像をまとめてGOP (Group of Picture) と称している。GOP内の画面は、以下に示す3種類のタイプを持ち、少なくとも1枚以上のIピクチャを含んでいる。

- (1) Iピクチャ：フレーム内符号化画面。
- (2) Pピクチャ：フレーム間予測符号化画面。
- (3) Bピクチャ：双方向予測符号化画面。

【0013】MPEGでは、1つの画面をマクロブロックと称されるブロックに分けて符号化処理を行なっているが、Iピクチャでは全てのマクロブロックでフレーム内符号化処理を行なっている。Pピクチャは、フレーム間予測符号化画面であるがマクロブロック毎に、フレーム内符号化処理とフレーム間予測符号化処理とを選択することができる。また、Bピクチャも、マクロブロック毎に、フレーム内符号化処理と、過去の再生画像を予測に使う順方向フレーム間予測符号化処理と、未来の再生画像を予測に使う逆方向フレーム間予測符号化処理と、過去/未来の両方の再生画像を予測に使う内挿的フレーム間予測符号化処理とを選択することができる。

【0014】図5に示した画面タイプの並びの例のよう

に、I、P及びBピクチャの1つの周期的な集まりがGOPである。ここで、注意が必要なことは、原画面の順番と画面の処理順とが異なっていることである。図6は、処理及びメディア上での画面の並びを示している。まず、符号化処理では、I及びPピクチャを先に処理してから、間に挟まれたBピクチャを処理する。また、GOPで最初に符号化されるのはIピクチャでなければならない。次に、復号化処理では、Bピクチャは復号化してすぐに表示するが、I及びPピクチャは復号化した後、Bピクチャを表示してから表示している。

【0015】しかしながら、上記のような従来の画像圧縮符号化装置では、符号化された画像信号を伝送したり記録媒体に記録した場合、伝送された画像信号を受ける受信機や記録媒体を再生する再生装置側で、次のような問題が生じることになる。すなわち、例えば図5に示した画面タイプの並びで画像信号を伝送したり記録媒体に記録した場合、受信機や再生装置では、まず、Iピクチャを復号化しなければならないため、受信機や再生装置の電源を投入した場合やチャンネルを切り換えることによるシーンの変換時等に、画像が表示されるまでに最大でGOPの周期分の遅れが発生し、画面のセットアップに時間がかかることになる。

【0016】また、画像信号の伝送の一種である放送においては、Iピクチャに相当するフレーム内符号化を行なうことをリフレッシュと称しているが、フレーム内符号化は符号量が多いため、リフレッシュの周期が短いと全体の符号化効率は劣化することになる。一方、PピクチャやBピクチャに伝送誤りが発生した場合には、次のIピクチャが符号化されるまで、その誤りは以後の画像信号に伝搬してしまうため、リフレッシュ周期を長くすると伝送誤りに対する耐性が低下するという不都合が生じることになる。

【0017】

【発明が解決しようとする課題】以上のように、従来の画像圧縮符号化装置では、復号側で最初にIピクチャを復号化する必要があるため、受信機や再生装置の電源を投入した場合やシーンの変換時等に、画面のセットアップに時間がかかるという問題を有している。また、リフレッシュ周期は、短いと全体の符号化効率が劣化し、長いと伝送誤りに対する耐性が低下するという不都合も有している。

【0018】そこで、この発明は上記事情を考慮してなされたもので、復号装置側の電源投入時やシーンの変換時等に画面のセットアップ時間を短縮することができるとともに、リフレッシュ周期を短くして伝送誤りに対する耐性を高めても全体の符号化効率を劣化させることのない極めて良好な画像圧縮符号化装置を提供することを目的とする。

【0019】

【課題を解決するための手段】この発明に係る画像圧縮

符号化装置は、画像信号に対して、フレーム内の情報を用いてフレーム内符号化処理を施す第1のモードと、フレーム間の差分情報を用いてフレーム間符号化処理を施す第2のモードとを選択的に実行するものを対象としている。そして、フレームを複数の領域に分割し、この分割された各領域毎に、第1のモードと第2のモードとを互いに異なる周期で繰り返し実行させるようにしたものである。

【0020】

【作用】上記のような構成によれば、分割されたフレームの各領域毎に、フレーム内符号化処理を施す第1のモードと、フレーム間符号化処理を施す第2のモードとを互いに異なる周期で繰り返し実行するようにしたので、受信機や再生装置の電源を投入した場合やチャンネルを切り換えることによるシーンの変換時等に、従来のように画面全体を同じ周期でリフレッシュする場合に比べて、見掛上の画面のセットアップ時間を短縮することができる。また、ある領域に対して第1のモードが実行される周期を短くして伝送誤りに対する耐性を高めても、他の領域に対して第1のモードが実行される周期を長くしているの

【0021】

【実施例】以下、この発明の一実施例について図面を参照して詳細に説明する。図1において、図4と同一部分には同一符号を付して示している。すなわち、入力端子11に供給された画像信号は、画面位置検出回路27に供給される。この画面位置検出回路27は、1フレーム内において、DCT回路13に供給されて符号化処理が施される各ブロックが、画面のどの領域に相当するかを検出している。

【0022】ここで、画面は、図2に示すように、中央部Aと中間部Bと周辺部Cとの3つの領域に分割されている。そして、画面位置検出回路27は、1フレーム内において、DCT回路13に供給されて符号化処理が施される各ブロックが、中央部Aに含まれると判断した場合、2進カウンタ28をカウントアップさせる。また、画面位置検出回路27は、1フレーム内において、DCT回路13に供給されて符号化処理が施される各ブロックが、中間部Bに含まれると判断した場合、4進カウンタ29をカウントアップさせる。さらに、画面位置検出回路27は、1フレーム内において、DCT回路13に供給されて符号化処理が施される各ブロックが、周辺部Cに含まれると判断した場合、8進カウンタ30をカウントアップさせる。

【0023】そして、これら2進、4進及び8進カウンタ28、29、30は、それぞれ循環計数動作を行なうもので、それらの各出力カウンタ値は符号化モード制御回路31に供給されている。この符号化モード制御回路31は、画面位置検出回路27の検出結果と、2進、4

進及び8進カウンタ28、29、30のカウンタ値とに基づいて、スイッチ24、25をオン状態またはオフ状態に切り換え制御している。

【0024】この場合、図3に示すように、画面の中央部Aは、2進カウンタ28により2フレームの周期でスイッチ24、25が共にオフ状態に切り換え制御されてフレーム内符号化処理される。また、画面の中間部Bは、4進カウンタ29により4フレームの周期でスイッチ24、25が共にオフ状態に切り換え制御されてフレーム内符号化処理される。さらに、画面の周辺部Cは、8進カウンタ30により8フレームの周期でスイッチ24、25が共にオフ状態に切り換え制御されてフレーム内符号化処理される。

【0025】例えば図3に示す画面1の中間部Bを符号化する場合、画面位置検出回路27により符号化される領域が中間部Bであることが検出されることにより、4進カウンタ29がカウントアップされ、符号化モード制御回路31が画面位置検出回路27の検出結果と4進カウンタ29の出力カウンタ値とに基づいて、フレーム間予測符号化処理を行なうと判断し、スイッチ24、25を共にオン状態に切り換え制御する。

【0026】また、図3に示す画面5の中央部Aを符号化する場合、画面位置検出回路27により符号化される領域が中央部Aであることが検出されることにより、2進カウンタ28がカウントアップされ、符号化モード制御回路31が画面位置検出回路27の検出結果と2進カウンタ28の出力カウンタ値とに基づいて、フレーム内符号化処理を行なうと判断し、スイッチ24、25を共にオフ状態に切り換え制御する。

【0027】このように1つの画面を領域毎にモードを変えて符号化する。この場合、前述したようにフレーム内符号化した領域をI領域、フレーム間予測符号化した領域をP領域、双方向予測符号化した領域をB領域とすると、画面の中央部Aがリフレッシュ周期が一番短く、I領域～P領域……なる周期となる。また、画面の中間部Bは、P領域～B領域～B領域～I領域……なる周期となる。さらに、画面の周辺部Cは、B領域～B領域～I領域～B領域～B領域～P領域～B領域～P領域……なる周期となる。

【0028】すなわち、上記実施例によれば、画面の中央部Aのリフレッシュ周期を短くし、画面の周辺部Cのリフレッシュ周期を長くするようにしている。ここで、画像信号の性質として画面中央部分に情報成分が多いことと、視聴者は画面の中央部分を注視し易いことを考えれば、受信機や再生装置の電源を投入した場合やチャンネルを切り換えることによるシーンの変換時等に、従来のように画面全体を同じ周期でリフレッシュする場合に比べて、見掛上の画面のセットアップ時間を短縮することができる。

【0029】また、画面中央部分に対するリフレッシュ

周期を短くして伝送誤りに対する耐性を高めても、画面周辺部分のリフレッシュ周期を長くしているため、全体の符号化効率が劣化することもない。さらに、画面に各領域でフレーム内符号化するタイミングが重ならないようにすれば、画面全体をフレーム内符号化する場合に比べて、バッファ回路17の容量を削減することができる。なお、この発明は上記実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

【0030】

【発明の効果】以上詳述したようにこの発明によれば、復号装置側の電源投入時やシーンの変換時等に画面のセットアップ時間を短縮できるとともに、リフレッシュ周期を短くして伝送誤りに対する耐性を高めても全体の符号化効率を劣化させることのない極めて良好な画像圧縮符号化装置を提供することができる。

【図面の簡単な説明】

【図1】 この発明に係る画像圧縮符号化装置の一実施例を示すブロック構成図。

【図2】 同実施例における画面の分割を説明するために示す図。

【図3】 同実施例におけるリフレッシュ周期の変化を説明するために示す図。

【図4】 従来の画像圧縮符号化装置を示すブロック構成図。

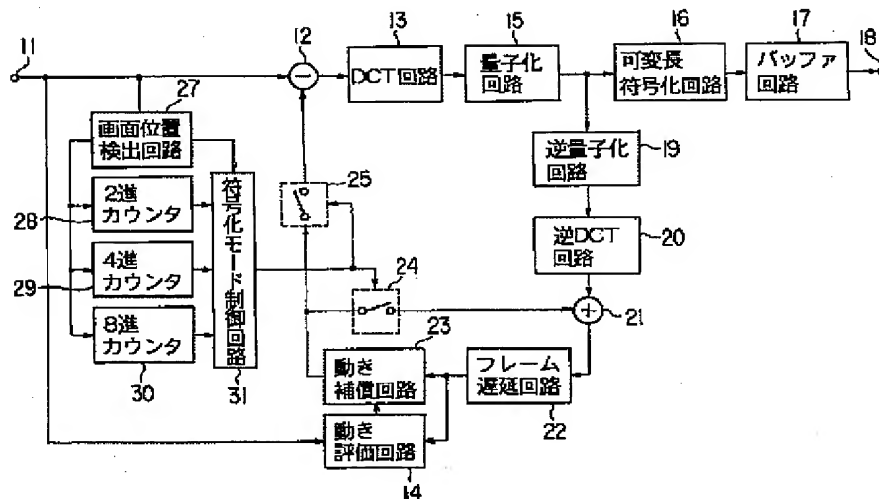
【図5】 同従来装置におけるGOPを説明するために示す図。

【図6】 同GOP内における符号化復号化処理及びメディア上での画面の並びの変化を説明するために示す図。

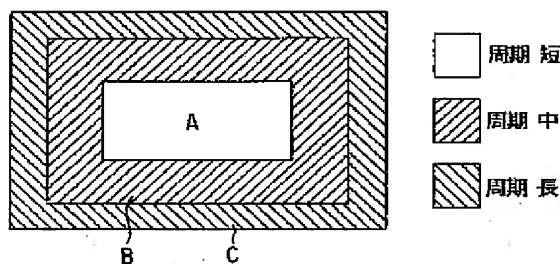
【符号の説明】

11…入力端子、12…減算回路、13…DCT回路、14…動き評価回路、15…量子化回路、16…可変長符号化回路、17…バッファ回路、18…出力端子、19…逆量子化回路、20…逆DCT回路、21…加算回路、22…フレーム遅延回路、23…動き補償回路、24、25…スイッチ、26…入力端子、27…画面位置検出回路、28…2進カウンタ、29…4進カウンタ、30…8進カウンタ、31…符号化モード制御回路。

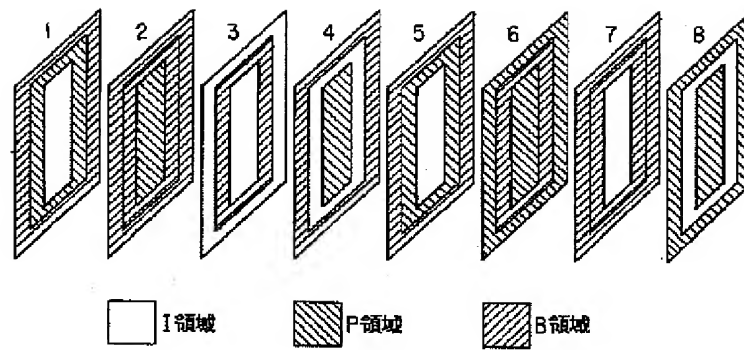
【図1】



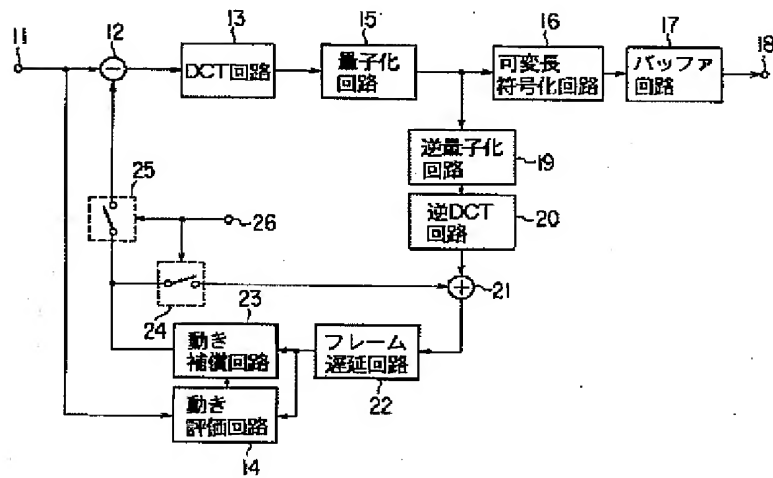
【図2】



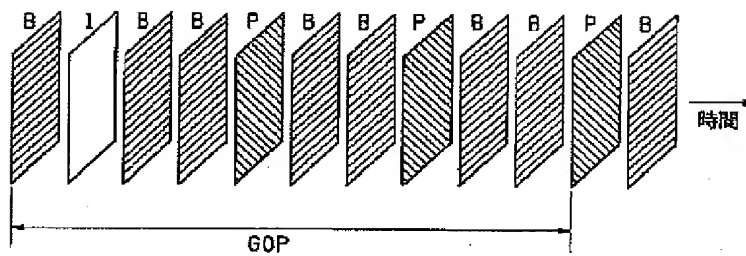
【図3】



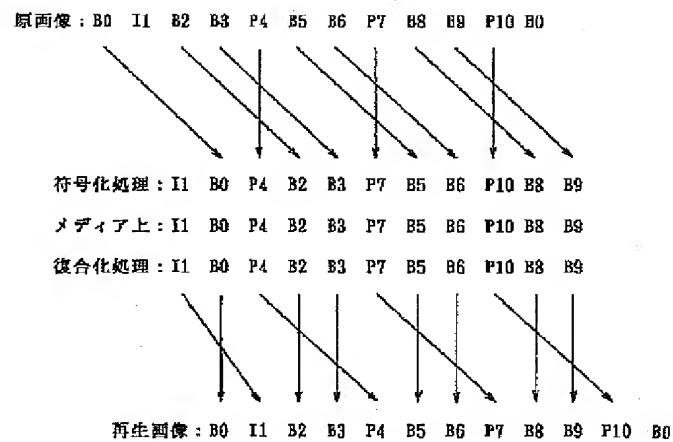
【図4】



【図5】



【図6】



フロントページの続き

(51)Int. Cl.⁶

H04N 7/32

識別記号

片内整理番号

F I

技術表示箇所

H04N 7/137

Z